

ENSEEIH- département informatique – 1IN

Examen d'architecture des ordinateurs

22 juin 2011

1. Séquence de microcommandes associées à une instruction (3 points)

Fournir la suite des microcommandes à envoyer à la machine CRAPS pour exécuter l'instruction :

```
st    %r3, [%r1+%r2]
```

2. Ajout de nouvelles instructions (5 points)

On rappelle que les instructions `push` et `pop` sont synthétiques, implémentées chacune par une succession de 2 instructions. On désire accélérer l'exécution de `push` et `pop` en en faisant de véritables instructions.

- Indiquer s'il faut modifier l'UAL, la micromachine, le séquenceur
- proposer des formats de code machine pour ces instructions
- Indiquer en détail toutes les modifications à effectuer
- Indiquer le nombre de cycles gagnés par rapport aux instructions synthétiques `push` et `pop` précédentes

3. Programmation CRAPS (4 points)

Ecrire un programme pour CRAPS qui calcule et stocke dans un tableau les carrés des 100 premiers entiers. Le tableau sera situé à l'adresse 0x100.

4. Décodage des adresses (2 points)

On dispose d'un composant qui fournit en permanence la température en degrés Celsius sous forme d'un entier signé codé sur 32 bits.

On souhaite ajouter ce composant à la machine CRAPS, de façon à ce qu'une lecture mémoire à l'adresse 0x40000000 renvoie cette mesure. Décrire toutes les modifications à effectuer.

5. Protocole MESI de cohérence de caches (3 points)

On suppose l'existence de 2 processeurs CPU1, CPU2 ayant chacun une cache line CL1, CL2 pour une même zone de données en mémoire, nommée A. On suppose également que cette zone A est accédée par les 2 CPU selon la séquence suivante : CPU1 écrit A ; CPU2 lit A ; CPU1 modifie A ; CPU2 modifie A ; CPU1 lit A

- Décrire l'évolution des bits MESI de ces caches lines, depuis une situation initiale où ils sont tous invalides
- Indiquer tous les accès mémoire (lecture et écriture) effectués

6. Mémoire cache (3 points)

On considère une mémoire de 1M mots de 32 bits. On lui adjoint un cache de 1K cache lines, avec 1 mot stocké par cache line. Ce cache est géré selon la méthode direct-mapped.

- Indiquer comment l'adresse du CPU est découpée en champ pour être exploitée par le cache. On précisera la taille des champs TAG, LINE, WORD
- On écrit 0x12345678 à l'adresse 0xABCDE. Dessiner la cache line correspondante après cette écriture.